



فشرده سازی سیستم اعداد بدون علامت و علامتدار با استفاده از درونیابی خطی عددی

عبدالحسین فتحی^۱، رضا مولائی^۲

^۱دانشگاه رازی، دانشکده فنی و مهندسی، گروه مهندسی کامپیوتر و فناوری اطلاعات

^۲دانشگاه رازی، دانشکده فنی و مهندسی، گروه مهندسی برق و الکترونیک

چکیده - در این مقاله یک روش فشرده سازی مبتنی بر درونیاب خطی برای سیستم اعداد علامتدار ارائه می شود. ابزارهای درونیابی را می توان به وسیله یک مبدل قیاسی به رقمی به عنوان ورودی فرکانس پایین برای مثال از یک حسگر راه اندازی نمود. روش درونیابی پیشنهادی می تواند خطای خطی مبدل قیاسی به رقمی را تصحیح و دقت پویای مبدل را افزایش دهد یا به عبارتی می تواند سیگنال با نمونه های کمتر و با فاصله غیر یکنواخت را بازسازی نماید. معماری پیشنهادی برای اعداد علامتدار بوده و بر اساس عملیات ساده مانند جابه جایی، جمع و مقایسه با سخت افزار ساده پیاده سازی می شود. از آنجایی که معماری پیشنهادی نرده بانی است می توان درونیاب های متعدد را به صورت سری به هم متصل نمود. یک درونیاب سه طبقه دقت ورودی نه بیت و دقت خروجی دوازده بیت با ورودی سینوسی تست شده و با روش های درونیابی اسپلاین، خطی، درجه دوم مقایسه شده است. پیاده سازی یک طبقه درونیاب با دقت ورودی نه بیت، به ۵۸۳ المان منطقی یک تراشه ی آرایه برنامه پذیر *Xilinx Spartan-6 LX 9 FPGA* نیاز دارد.

کلید واژه- خطای رقمی، درونیاب، درونیابی خطی، نگهداری مرتبه یک.

۱- مقدمه

نمونه های کمتر مطلوب باشد یا تصحیح نمونه های خراب شده با پارازیت مد نظر باشد، می تواند به کار گرفته شود. در بند ذیل، پله ای سازی مبدل های قاسی به رقمی مختلف و روش های رسیدن به تصحیح خطا شرح داده می شود. اگر چه بیشتر آن ها به روش درونیابی پیشنهادی مرتبط نیستند، از آن ها به منظور مرجع مقایسه راندمان و پیچیدگی استفاده می شود.

این مقاله در واقع کار صورت گرفته در مرجع [1] را بهبود می دهد. در این کار سیستمی همانند سیستم پیشنهادی، جهت افزایش دقت یک رشته بیت یا به عبارتی مقداری بدون علامت (خروجی یک مبدل قیاسی به رقمی) استفاده می شود و نویسنده روشی جهت درونیابی منحنی ها با خاصیت نمایی و لگاریتمی توسعه داده، از آن ها در آزمایشات متفاوت استفاده و نتایج مطلوبی گزارش نموده است. بررسی این معماری و آزمایش آن به منظور سیستم اعداد علامتدار خطای فاحش در درونیابی مقادیر بین یک مقدار مثبت و یک مقدار منفی را نشان می دهد که در این کار به بهبود و رفع این نقیصه می پردازیم.

در مرجع [2] چندین نمونه ی خطی درونیابی شده بین نمونه های شناخته شده ی پشت سر هم قرار داده می شود. دقت مرجع [2] از هشت بیت به دوازده بیت با قرار دادن مقدار درونیابی شده بین هر جفت از نمونه های پشت سر هم افزایش یافته است، که با یک شمارنده، شانزده مقدار جدید، درونیابی می شود. درونیاب توصیف شده در مرجع [2] در فناوری مدار مجتمع متمم فلز-اکسید-نیمه هادی به فضای یک میلیمتر مربع ساخته

روش های درونیابی متعددی شامل روش خطی (یا نگهداری مرتبه اول) و روش درونیابی اسپلاین در حوزه زمان یا روش های پیچیده تر مانند درونیابی حوزه فرکانس، لاگرانژ، درونیابی کمترین-بیشترین (اقل-اکثر) به منظور بازسازی دقیق سیگنال مورد مطالعه قرار گرفته است. اگر درونیابی خطی در حوزه زمان استفاده شود؛ از این جهت که روش های دیگر مستلزم عملیات پیچیده تر مانند ضرب، تقسیم و ماتریس معکوس ممیز شناور هستند پیاده سازی با پیچیدگی کم امکان پذیر است. از آنجایی که با استفاده از یک درونیاب ساده در خروجی یک سیستم قیاسی به رقمی می توان مبدل قیاسی به رقمی با دقت و نرخ نمونه برداری کمتر به کار گرفت، در مجموع منجر به سیستمی با پیچیدگی کمتر می شود.

خطاهای خطی و پله ای نمودن یک مبدل قیاسی به رقمی ممکن است به طور قابل ملاحظه ای در فرکانس های مختلف سیگنال ورودی تغییر کند. یک راه تصحیح چنین خطاهایی در زمان حقیقی استفاده از روش درجه بندی (یا کالیبره سازی) است که درون تراشه تعبیه و به صورت سفارشی ویژه ی یک معماری مبدل قیاسی به رقمی طراحی می شود. راه حل دیگر استفاده از روش درونیابی عام به منظور بهبود خطینگی (دقت، شیب و...) معماری های مختلف مبدل قیاسی به رقمی با پس پردازش خروجی مبدل ها است و همچنین زمانی بازسازی سیگنال از